

DECODIFICADOR DE AUDIO MPEG-2 AAC-LC: IMPLEMENTAÇÃO DO PROTOCOLO DE COMUNICAÇÃO AMBA-AXI

Tiago da Silva Oliveira¹; Wagner Luiz Alves de Oliveira.²

1. Bolsista PIBIC, Graduando em Engenharia de Computação, Universidade Estadual de Feira de Santana, e-mail: tiago@ecomp.uefs.br
2. Orientador, Departamento de Tecnologia, Universidade Estadual de Feira de Santana, e-mail: wagner@ecomp.uefs.br

PALAVRAS-CHAVE: IP-Cores, Circuitos Integrados, AMBA-AXI.

INTRODUÇÃO

Uma das boas práticas na área de sistemas digitais é a não dependência de sistemas em relação à tecnologia de memória, a qual se encontra em constante evolução (DDR, DDR-II, DDR-III). Isso é importante porque a maneira pela qual o dispositivo é acessado pode ser comprometida, o que pode deixar o sistema incapacitado de realizar as tarefas que foram programadas, por uma eventual fada daquele dispositivo. Para atender a tal objetivo, os principais *players* da área (Cadence, Synopsys, MentorGraphics, ARM) patrocinam o protocolo AMBA-AXI – *Advanced Microcontroller Bus Architecture (AMBA) Advanced eXtensible Interface (AXI)*, o qual é um protocolo de comunicação adequado à conexão de dispositivos de alto desempenho. Suas principais características são: a) sinais de dados e endereços separados; b) transações baseadas em rajada com o envio do endereço inicial; c) canais de leitura e escrita separados, permitindo transações em paralelo; d) suporte para acesso protegido e *cache*.

Este projeto, iniciado na disciplina TEC 492 - Projeto Anual tem por finalidade uma conexão rápida e flexível de um Decodificador de Áudio MPEG-2 AAC-LC num FPGA com a memória externa. Inicialmente, o foco situava-se na arquitetura AMBA-AXI, mas, posteriormente, tal foco foi alterado, buscando a simplificação do processo de comunicação memória – FPGA.

MATERIAIS E MÉTODOS

Para o estudo referente ao núcleo principal do projeto, foram inicialmente consultados os seguintes trabalhos:

- 1) Relatório Técnico de Alexandro Cristovão Bonatto, estudante de pós-graduação da UFRGS, orientado pelo prof. Dr. Altamiro Amadeu Susin, do Departamento de Engenharia Elétrica da UFRGS (BONATTO, 2008). Este trabalho trata sobre o projeto de uma interface de memória DDR. Devido a restrições temporais de acesso à memória, este projeto aborda um controlador de memória DDR SDRAM.

- 2) Relatório da disciplina TEC 492 - Projeto Anual. Este projeto aborda um sistema de detecção de bordas desenvolvido em FPGA. A seção mais requerida para o desenvolvimento do projeto é o módulo microcontrolador, pois é um módulo de acesso à memória. As formas de comunicação do microcontrolador com o cartão de memória, além de artifícios utilizados para evitar danos ao cartão são abordadas no relatório.
- 3) AMBA AXI Protocol v1.0 Specification (ARM. AMBA AXI, 2003). Este arquivo contém a especificação do protocolo AMBA-AXI, de forma que todas as implementações criadas utilizando este protocolo estejam no mesmo padrão, garantido a portabilidade da interface de memória.

Paralelamente, foi estudado o fluxo de projeto ipProcess, utilizado pelo Brazil-IP (BARROS, 2005). O Brazil-IP é um consórcio de universidades brasileiras, cujo objetivo é desenvolver mão-de-obra qualificada, ainda na graduação, no projeto de circuitos integrados. Devido a alterações no projeto, outros materiais necessitaram serem consultados, referentes a memórias DDR (PATTERSON, 1997), cartões SD e interfaces SPI e USB, utilizadas com microcontroladores (IBRAHIM, 2008), e RS-232 (CANZIAN).

A especificação AMBA-AXI foi a porta de entrada para o entendimento de termos técnicos sobre interface de comunicação. Com ela, foi possível conhecer a padronização da interface, como por exemplo, a quantidade de canais para leitura e escrita, além do sentido de dados ser fixo. Após a leitura dessa especificação, o passo posterior foi a leitura dos trabalhos de BONATTO e PATTERSON, que serviu como um guia a respeito das tecnologias de memória DDR SDRAM e seu funcionamento. Logo depois, devido à mudança de atividades em relação ao proposto no plano de trabalho, os documentos abordados foram o relatório de TEC 492 - Projeto Anual, o qual serviu para se obter um conhecimento inicial sobre o microcontrolador PIC18F4550 e IBRAHIM para conhecer as interfaces SPI e USB. Quando o FPGA mais novo chegou, foi implementado uma comunicação RS-232, e para esta realização, CANZIAN foi utilizado.

RESULTADOS

O projeto do Decodificador de Áudio MPEG-2 AAC-LC, ao qual este trabalho está subordinado, é bastante complexo, mesmo contando com uma equipe de 12 estudantes para sua execução. Adequações do projeto acabam ocorrendo, devido ao ferramental, licenças de software e FPGA disponíveis. Além disso, projetos desta complexidade, tal qual ocorre com projetos da vida real na área de microeletrônica, costumam apresentar alterações em suas especificações iniciais, de forma a atender melhor as diferentes variáveis envolvidas (custo, área, consumo de energia e funcionalidade, por exemplo).

Neste sentido, visando produzir um protótipo para o congresso da SBCCI, esforços foram concentrados nos módulos em estágio mais avançado de implementação. Assim, o

projeto proposto precisou ser reformulado próximo à sua etapa de implementação (após a realização dos estudos teóricos), para acomodar um sistema de comunicação FPGA – memória externa que fosse mais simples e menos propenso a erros, na “janela de mercado” disponível para sua implementação (algo, aliás, bastante comum no mercado).

A certa altura do projeto, devido ao kit inicialmente adotado (ACEX1k, da Altera) ser bastante limitado, a única providência possível para realizar a comunicação entre o FPGA e uma memória externa foi através do intermédio de um microcontrolador. Assim, o foco passou a ser o estudo de diferentes formas de comunicação utilizadas com microcontroladores, como, por exemplo, SPI e USB.

Em paralelo com este estudo, foi conseguida a importação de um novo kit de FPGA que possibilita que todas as variáveis utilizadas no processo de decodificação sejam armazenadas no próprio FPGA, sendo que a comunicação com o computador, que será de uma forma mais simples, só precisará ser efetuada para o armazenamento das amostras de uma só vez e para a gravação dos resultados no computador novamente.

Com o novo kit, a comunicação entre memória e FPGA foi concluída, através do desenvolvimento de uma interface de comunicação dedicada. Além disso, fez-se possível a comunicação entre o kit e um PC, através da interface RS-232 e um programa em Java. Nos parágrafos subseqüentes são explanados os conceitos dos assuntos abordados.

O padrão de canais em uma comunicação usando o protocolo AMBA-AXI é o de cinco canais de dados para escrita e leitura, em que cada canal tem sentido de dados fixo. Cada transação tem informação de endereço e controle no canal de endereço que descreve a natureza do dado a ser transferido. Para a leitura, existem dois canais de sentidos opostos, um para o fornecimento do endereço que contém o dado a ser lido e o outro para a obtenção do dado. No mesmo canal que o dado é enviado, é passada uma resposta da transação, informando o sucesso ou não da mesma. Para a escrita, existem três canais, sendo dois do sentido mestre para escravo e um no sentido oposto. Os dois primeiros canais são para o fornecimento do endereço de memória em que o dado será escrito e o fornecimento do dado que se quer escrever. Como no padrão AMBA-AXI cada canal tem um sentido fixo de dados, acrescentou-se um canal no sentido oposto para se obter a resposta da transação.

A comunicação entre FPGA e microcontrolador se dá através da interface SPI (Serial Peripheral Interface). O SPI é um protocolo síncrono, opera no modo full-duplex e é composto por quatro sinais: a) SCLK; b) MOSI; c) MISO; d) SS.

Um dos mecanismos para a comunicação entre o FPGA e um dispositivo de armazenamento externo, intermediado por um microcontrolador, é pela interface USB (Universal Serial Bus). USB é um tipo de conexão “ligar e usar” que permite a conexão de periféricos sem a necessidade de desligar o computador. Ela é uma das interfaces mais comuns usadas em produtos eletrônicos atualmente, incluindo PCs, câmeras e impressoras.

Uma solução para fornecer maior poder de armazenamento ao sistema é a utilização de um microcontrolador em conjunto com o cartão de memória. O microcontrolador escolhido para a comunicação foi o PIC18F4550, pois esse componente é muito utilizado para comunicação entre dois dispositivos, uma vez que ele tem funções implementadas em hardware que facilita para o programador que fará a comunicação. O microcontrolador se comunica com o cartão SD de duas formas distintas, utilizando o *bus mode* ou *SPI mode*. Bus mode é o modo de operação nativo e todos os pinos do cartão são utilizados neste modo de operação. Os dados são enviados utilizando quatro pinos, o pino de clock e o pino de comandos. Os dados são enviados e recebidos pelo mesmo barramento. SPI mode é o mais comumente utilizado. Esse modo permite a transferência em duas linhas no formato serial usando a linha de chip select (CS) e a linha de clock. O SPI mode é mais fácil de usar, contudo tem seu desempenho menor em comparação com o Bus mode.

A interface serial RS-232, também conhecida como EIA-232, é um padrão para troca serial de dados binários entre um DTE (terminal de dados) e um DCE (comunicador de dados). Segundo o padrão, os dados são enviados em pequenos pacotes de 10 ou 11 bits, dos quais oito constituem a mensagem, um representa o *start bit*, um representa o *stop bit* e o outro bit é opcional, que representa a paridade.

CONSIDERAÇÕES FINAIS

Uma das principais dificuldades encontradas para a não conclusão do trabalho inicialmente proposto reside no fato de que o projeto no qual este módulo está inserido – Decodificador de Áudio - é grande e demanda um número considerável de estudantes para dar prosseguimento ao serviço. Devido à falta de mão-de-obra, os integrantes do projeto são constantemente realocados para ajudar em algumas partes do projeto. Se por um lado o estudante tem de se esforçar para aprender novos conteúdos para auxiliar nas atividades do projeto, por outro lado eles adquirem maturidade e experiência em diversas áreas do conhecimento.

Ao longo desse projeto, diversos assuntos relativos à comunicação entre dispositivos foram abordados, como o protocolo AMBA-AXI, que foi o foco deste trabalho, as interfaces de comunicação usadas em microcontroladores (USB e SPI), além da comunicação entre cartão SD e microcontrolador, para prover um meio de armazenamento das variáveis solicitadas pelo FPGA e por último o padrão RS-232, que foi o mecanismo mais simples para a transferência dos dados entre memória e FPGA. Embora o plano de trabalho não tenha sido seguido rigorosamente, devido às necessidades do projeto, o objetivo final, que foi a comunicação da memória com o FPGA, foi concluído utilizando o padrão RS-232 e apresentado no congresso SBCCI. A comunicação utilizando o padrão RS-232 foi implementada na Linguagem de Descrição de Hardware (HDL) Verilog, e a simulação em software foi executada pelo HyperTerminal, que enviava os dados para o FPGA e com base nesses dados o sistema executava o trecho de código correspondente.

REFERÊNCIAS

BONATTO, A.C. , SUSIN, A.A., SOARES, A.B. Projeto de uma Interface de Memória DDR. Relatório Técnico – Departamento de Engenharia Elétrica, Escola de Engenharia - UFRGS, 2008.

(http://www.lapsi.eletr.ufrgs.br/producao/outros/Relatorios_tecnicos/timemoriaddr.pdf)

ARM. AMBA AXI Protocol Specifications, 2003.

BARROS, E. et al. iprocess: Using a process to teach ip-core development. Microelectronics Systems Education, IEEE International Conference on/Multimedia Software Engineering, International Symposium on, IEEE Computer Society, Los Alamitos, CA, USA, v. 0, p. 27-28, 2005.

PATTERSON, D. et al. A case for intelligent RAM. Micro, IEEE, [S.l.], v.17, n.2, p.34–44, Mar/Apr 1997.

IBRAHIM, Dogan. Advanced PIC microcontroller projects in C: from USB to ZIGBEE with the 18F series. Amsterdam; Boston: Newnes/Elsevier, c2008. xiv, p. 544, 2008.

CANZIAN, Edmur. Comunicação Serial – RS232. CNZ Engenharia e Informática. Disponível em: < http://www.capriconsultorios.com/Aula4-Comun_serial.pdf >, acessado em 10/08/2011.